

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-062355
(43)Date of publication of application : 04.03.1994

(51)Int.Cl. H04N 5/74
H04N 5/907

(21)Application number : 04-213899 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

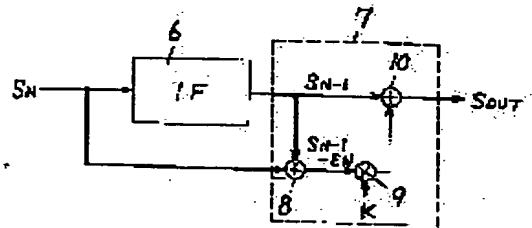
(22)Date of filing : 11.08.1992 (72)Inventor : MIYAI HIROSHI

(54) CIRCUIT FOR DRIVING DISPLAY ELEMENT

(57)Abstract:

PURPOSE: To improve responsiveness and to improve the picture quality of an amination picture by adding a component obtained by means of executing weighing to a difference component obtained by means of subtracting an input video signal from the delayed video signal and a frame memory to the delayed video signal.

CONSTITUTION: The output SN-1 of a field memory 6 is delayed for one-field as against the input video signal SN. A changed portion is outputted only when the video signal is changed between fields concerning the output (SN-1-SN) of a subtracter 8. Therefore, a value obtained by multiplying it by a weighing coefficient K is added to the output SN-1 of the field memory 6 so that an output video signal SOUT is obtained. In this case, the change of a field cycle in the input video signal is a step-type and SOUT is the signal of a pulse step-type, which is superimposed by a pulse component. Therefore, it is preferable that the output video signal SOUT is supplied to a video AC driving circuit as the video signal.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

This Page Blank (uspio)

(51)Int.Cl.⁵H 0 4 N 5/74
5/907

識別記号

庁内整理番号

F I

技術表示箇所

D 9068-5C

B 7916-5C

審査請求 未請求 請求項の数 2 (全 4 頁)

(21)出願番号

特願平4-213899

(22)出願日

平成4年(1992)8月11日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 宮井 宏

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 弁理士 小鍛冶 明 (外2名) _____

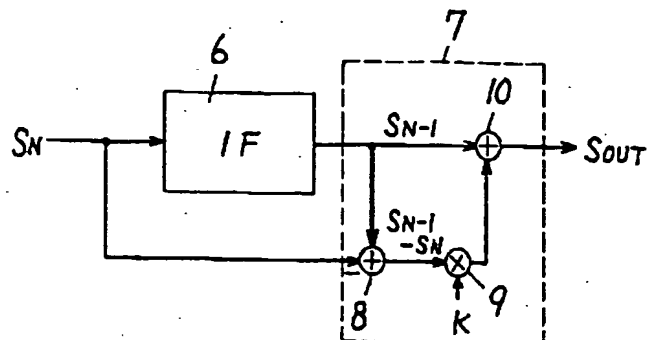
(54)【発明の名称】 表示素子駆動回路

(57)【要約】

【目的】 フィールドまたはフレーム間の映像信号の差成分を映像信号に重畳したパルスステップ駆動により、例えば液晶パネルのような応答性の遅い表示素子における動画の解像度などの画質改善を実現することを目的とする。

【構成】 フィールドまたはフレームメモリ6と差成分加算回路7によりフィールドまたはフレーム間のパルスステップ駆動をおこなうことにより、表示素子の応答性を改善する。

- 6 フィールドメモリまたはフレームメモリ
7 差成分加算回路
8 減算器
9 乗算器
10 加算器



【特許請求の範囲】

【請求項1】 入力映像信号を1フィールド遅延するフィールドメモリとフィールド遅延した映像信号から入力映像信号を減算した差成分に重み付けした成分を前記のフィールド遅延した映像信号に加算する差成分加算回路を備えた表示素子駆動回路。

【請求項2】 上記フィールドメモリの代わりにフレームメモリを備えた請求項1記載の表示素子駆動回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は液晶パネルなどの映像信号フィールド周波数に対する応答性の遅い表示素子の応答性改善駆動回路に関するものである。

【0002】

【従来の技術】 近年、小型テレビ、ラップトップ型OA機器など液晶パネルを表示デバイスとした機器の商品化が著しい。このような動きの一つに液晶ビデオプロジェクトがある。液晶ビデオプロジェクトは従来のCRT型プロジェクトに対して大幅に小型、軽量化が可能であり、表示性能の点でも幾何学歪みが少ないなどの長所があり、大画面映像機器の本命として注目されている。

【0003】 以下に従来の液晶パネルの駆動について説明する。図3(a)は液晶パネルの従来の駆動回路、

(b)はタイミング図を示す。図3(a)において1は液晶パネルの画素単位に設けた薄膜トランジスタ、2は前記薄膜トランジスタで駆動される液晶、3はソースドライバ、4は映像交流駆動回路、5はゲートドライバを示す。タイミング図(b)はフィールド周期で見た場合の映像信号Sとゲート電極に供給されるゲートクロックGと画面上で得られる前記画素に対応した部分の明るさLを示す。

【0004】 映像信号Sは映像交流駆動回路4により一定バイアス電圧を中心とした交流映像信号に変換されソースドライバ3を介して薄膜トランジスタ1のソース電極に供給される。一方、液晶パネルの垂直方向の走査に対応してゲートクロックGが薄膜トランジスタ1のゲート電極に供給され、薄膜トランジスタ1が導通して液晶2が旋光動作する。以上により各画素に対応した部分の明るさLが変化する。

【0005】

【発明が解決しようとする課題】 しかしながら上記の構成では、以下に示す問題がある。元来、液晶の応答速度は映像信号のフィールド周期に対して遅いため、図3

(b)の例のように一つの画素の液晶に供給される映像信号が1フィールド前に比較して変化した場合、明るさの変化がある時定数をもって遅延する。図3(b)において第3フィールドから第4フィールドに映像信号が変化した場合、および第7フィールドから第8フィールドに映像信号が変化した場合である。これは動画の場合に発生し、残像となって解像度が劣化するなど動画の画質

に悪影響を及ぼすという問題点を有していた。

【0006】 本発明は上記従来の問題点を解決するもので、液晶パネルなどの応答速度の遅い表示素子の駆動回路としてフィールドもしくはフレーム周期のパルスステップ駆動をおこなうことにより応答性を改善し、動画の画質改善を実現することを目的とする。

【0007】

【課題を解決するための手段】 この目的を達成するために本発明の表示素子駆動回路は入力映像信号を1フィールドまたは1フレーム遅延するフィールドメモリまたはフレームメモリと遅延した映像信号から入力映像信号を減算した差成分に重み付けした成分を前記の遅延した映像信号に加算する差成分加算回路を備えることを特徴とする。

【0008】

【作用】 この構成によって、フィールドまたはフレーム間で映像信号が変化した場合、フィールドまたはフレーム間の差成分を映像信号に重畳したパルスステップ駆動が可能となり、例えば液晶パネルのような表示素子の応答性を改善することができる。

【0009】

【実施例】 以下本発明の一実施例について、図面を参照しながら説明する。

【0010】 図1において、6はフィールドメモリ、7は差成分加算回路、8は減算器、9は乗算器、10は加算器である。以上のように構成された表示素子駆動回路についてその動作を図2を用いて説明する。

【0011】 入力映像信号 S_n に対してフィールドメモリ6の出力 S_{n-1} は1フィールド遅延する。従って減算器8の出力 $(S_{n-1} - S_n)$ は図のようにフィールド間で映像信号が変化した場合のみ変化分が出力される。従ってこれに重み係数 K を乗じたものをフィールドメモリ6の出力 S_{n-1} に加算すれば出力映像信号 S_{out} が得られる。

【0012】 図2から判るように映像入力信号のフィールド周期の変化はステップ状であり、これに対して S_{out} はパルス成分を重畳したパルスステップ状の信号である。パルスステップ駆動は応答性の遅い対象を見かけ上、速く駆動する手段であるが液晶パネルについても応答性改善が可能である。従って前記の出力映像信号 S_{out} を3図(a)の映像信号Sとして映像交流駆動回路4に供給すればよい。

【0013】 尚、液晶パネルは水平表示線が1フレーム分の約480本が備わったものについても通常インターレス走査せず、奇数ライン、偶数ラインのすべての画素を毎フィールド駆動するのでパルスステップ駆動はフィールドメモリ6を使用してフィールド周期でおこなう。また各画素がフレーム毎に駆動される表示素子については前記メモリはフレームメモリを使用する。以上はハイビジョン映像信号の場合についても全く同様であること

はいうまでもない。

【0014】

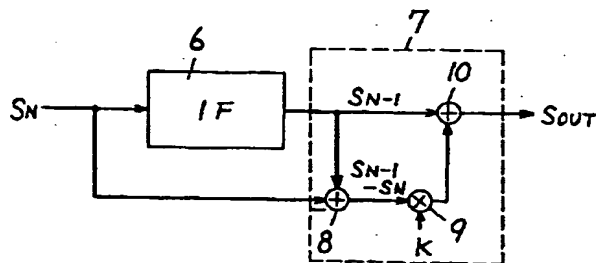
【発明の効果】以上のように本発明は、フィールドまたはフレーム間の映像信号の差成分を映像信号に重畳したパルスステップ駆動をおこなうことにより、例えば液晶パネルのような表示素子の応答性を改善することで動画の解像度などの画質改善を実現することができるものである。

【図面の簡単な説明】

【図1】本発明の実施例における表示素子駆動回路のブロック図

【図1】

- 6 フィールドメモリまたはフレームメモリ
- 7 差成分加算回路
- 8 減算器
- 9 乗算器
- 10 加算器



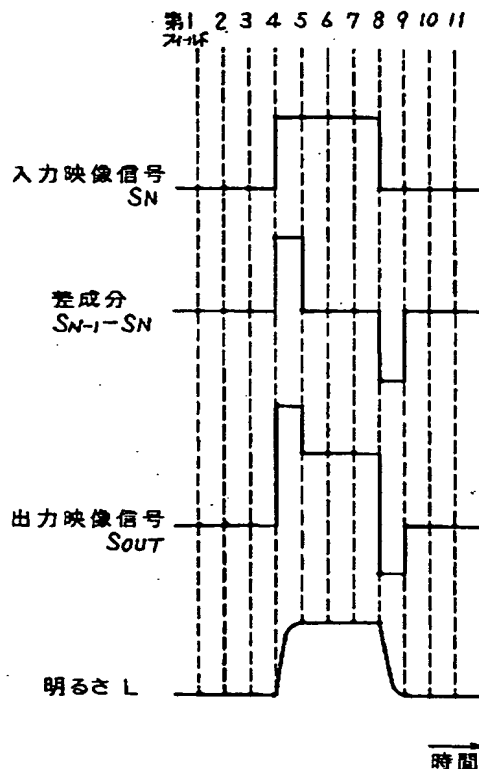
【図2】本発明の実施例における液晶駆動の状態を示すタイミング図

【図3】(a)従来の液晶駆動回路のブロック図
(b)従来の液晶駆動の状態を示すタイミング図

【符号の説明】

- 6 フィールドメモリまたはフレームメモリ
- 7 差成分加算回路
- 8 減算器
- 9 乗算器
- 10 加算器

【図2】



【図3】

- 1 薄膜トランジスタ
- 2 液晶
- 3 ソースドライバ
- 4 映像交流駆動回路
- 5 ゲートドライバ

